

Clase B y clase AB.

- a) Estabilización de la I de reposo de los transistores de salida.
 b) Etapas de salida con transistores darlington.

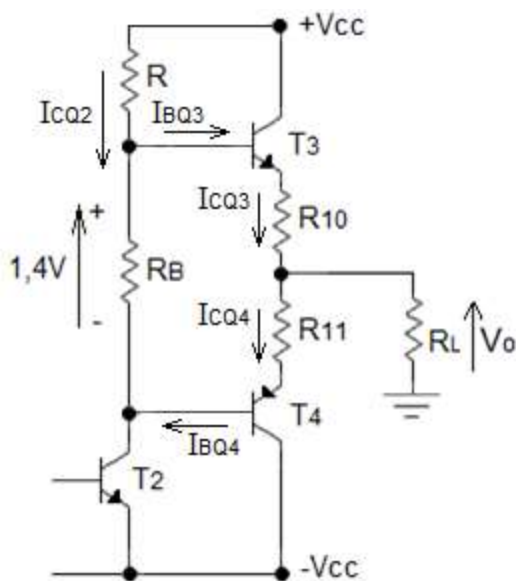
a) Estabilización de la I de reposo de los transistores de salida.

Para evitar la distorsión de cruce por cero, es necesario polarizar a las bases de los transistores de la etapa de salida con 1,4V.

De esta manera, no es necesario que la señal aplicada a las bases de estos TR deban alcanzar los +/- 0,7V para que los mismos comiencen a conducir.

Por este motivo, los TR de salida en ausencia de señal ya no se encuentran cortados, existiendo una pequeña corriente de reposo que hace que pasen a trabajar en clase AB en lugar de clase B.

Para obtener esta pequeña corriente de reposo, colocamos entre las bases de los TR una R_B como se indica a continuación:



$$V_{RB} = I_{CQ2} \cdot R_B = 1,4V = \text{cte.}$$

$$\Delta V_{BE}/\Delta T = -2,5\text{mV}/^\circ\text{C}$$

$$\text{Si } T_i = 15^\circ\text{C y } T_f = 75^\circ\text{C } \Delta T = 60^\circ\text{C}$$

$$\Delta V_{BE} = (\Delta V_{BE}/\Delta T) \cdot \Delta T$$

$$\Delta V_{BE} = (-2,5\text{mV}/^\circ\text{C}) \cdot 60^\circ\text{C} = -150\text{mV}$$

$$\Delta V_{BE3} + \Delta V_{BE4} = -300\text{mV}$$

$$(V_{BE3} + V_{BE4})_{\text{inicial}} = 1,4V$$

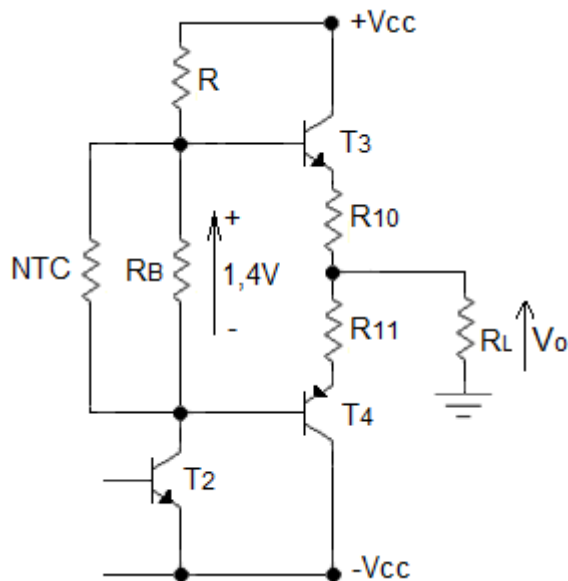
$$(V_{BE3} + V_{BE4})_{\text{final}} = 1,4V - 0,3V = 1,1V$$

Vemos que mientras V_{RB} se mantiene cte. en 1,4V, $(V_{BE3} + V_{BE4})$ van disminuyendo con el aumento de la temperatura, motivo por el cual aumentan I_{BQ3} , I_{BQ4} , aumentando en consecuencia las I de reposo de la etapa de salida, I_{CQ3} e I_{CQ4} , produciéndose el embalaje térmico.

Para solucionar este inconveniente y estabilizar la I de reposo de los transistores de salida, es necesario colocar entre las bases de T3 y T4 algún elemento que modifique sus propiedades con la temperatura, de igual forma que lo hacen V_{BE3} y V_{BE4} .

Existen 3 soluciones posibles a saber:

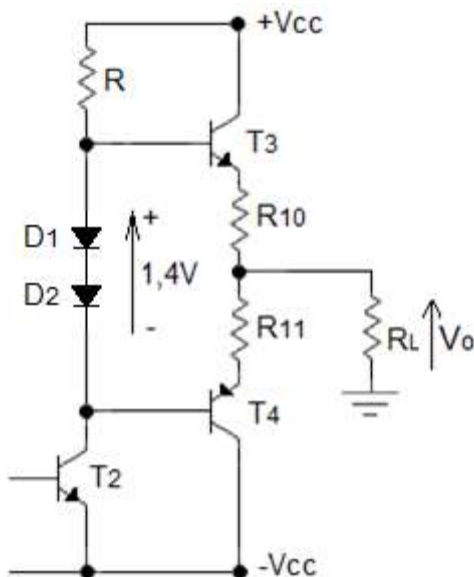
1)



NTC = termistor de coeficiente térmico negativo.

Esta solución no es muy eficiente ya que el coeficiente térmico del termistor no es igual al de la juntura B-E.

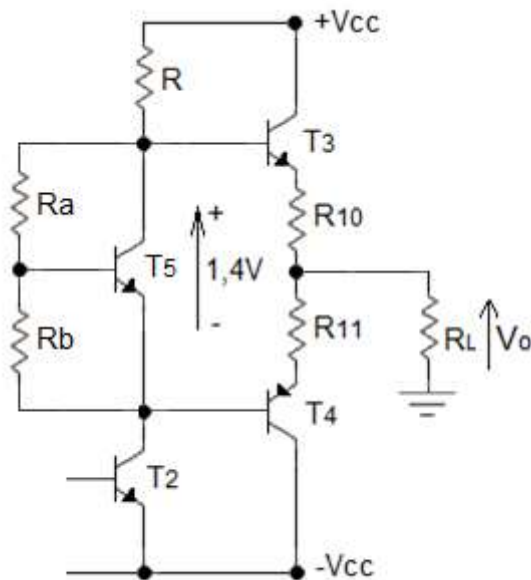
2)



$$\Delta V_{BE}/\Delta T = \Delta V_D/\Delta T = -2,5\text{mV}/^\circ\text{C}$$

En este caso como los diodos y el transistor son de silicio, tienen el mismo coeficiente térmico. Para que ΔV_{BE} y ΔV_D sean iguales, el ΔT tiene que ser el mismo, para ello los diodos deben estar montados sobre el disipador de los transistores de salida.

3)



$$V_{CE5} = V_{BE3} + V_{BE4} = 2V_{BE} = 1,4V$$

$$V_{BE5} = V_{CE5} \cdot R_b / (R_a + R_b) = 0,7V$$

$$V_{BE5} = 1,4V \cdot R_b / (R_a + R_b) = 0,7V$$

$$R_b / (R_a + R_b) = 0,5$$

$$R_a = R_b$$

Si los ΔT de T3, T4 y T5 son iguales:

$$\Delta V_{CE5} = \Delta V_{BE3} + \Delta V_{BE4} = 2 \cdot \Delta V_{BE5}$$

Igual que en el caso anterior, para que el ΔT de T3, T4 y T5 sean iguales, T5 debe estar montado sobre el disipador de los transistores de salida.

Etapas de salida con transistores darlington.

Si la etapa de salida, compuesta por T3 y T4, maneja una potencia considerable, la etapa excitadora T2 también lo hará. Como la misma trabaja en clase A y tiene un rendimiento de conversión práctico menor al 12%, deberá diseñarse para que maneje la menor potencia posible.

La potencia que debe disipar T2 es igual a: $P_{dT2} = V_{CEQ2} \cdot I_{CQ2}$

Para disminuir dicha potencia debemos bajar V_{CEQ2} o I_{CQ2} .

V_{CEQ2} no se puede modificar, porque de ella depende el trabajo en clase B de la etapa de salida.

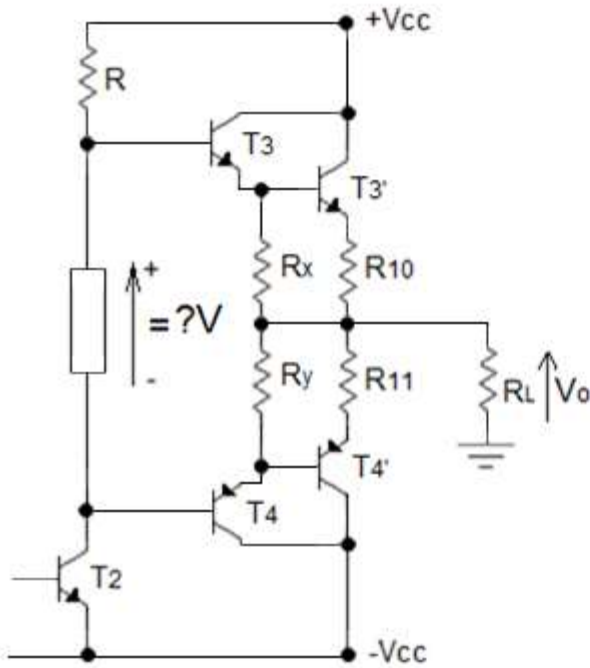
Debemos disminuir por lo tanto el valor de I_{CQ2} , estando la misma condicionada por el nivel de excitación necesario de las bases de T3 y T4, o sea i_{b3} e i_{b4} .

Para bajar el nivel de i_{b3} e i_{b4} , se utilizan transistores darlington en la etapa de salida.

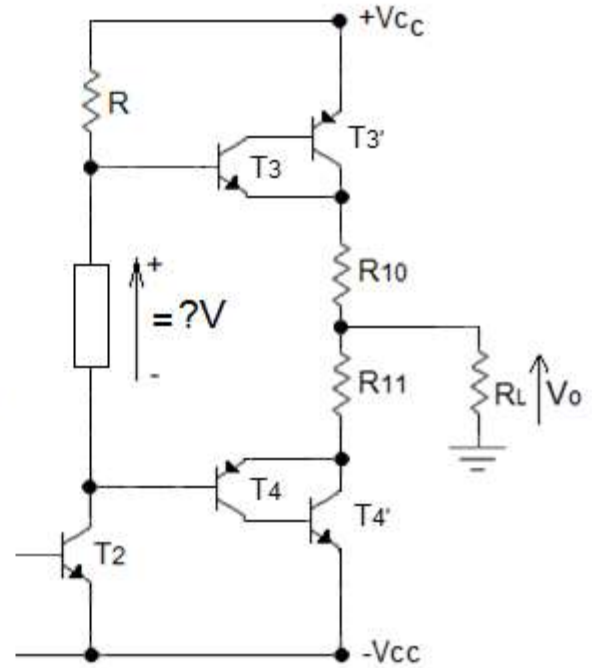
Las posibles etapas de salida utilizando transistores darlington son las siguientes:

1) Etapas de salida totalmente complementaria.

a)



b)



2) Etapa de salida cuasicomplementaria.

